

明 細 書

電源装置

技術分野

- [0001] 本発明は、電源装置、特に高調波電流抑制や力率改善を目的とした電源装置に関する。

背景技術

- [0002] 商用の交流電源から電力の供給を受ける機器においては、その電源に高調波電流の発生を抑制することが求められている。高調波電流抑制機能を有する回路は、同時に力率改善機能を有するため、特許文献1の従来例に示された電源装置のように力率改善回路と呼ぶことも多い。
- [0003] ところで、例えばテレビのようなスタンバイモードを備えた機器においては、スタンバイ時も待ち受け用回路(例えばリモコンからの電源オン信号のみを受信するための受信回路)は動作させる必要がある。ただ、わずかな電力消費しかない待ち受け用回路のために電源装置全体を動作させることは非常に効率が悪い。特に最近では待機時の電力損失の低減が要求されているため、対応が必要となる。そこで、特許文献1の従来例のスイッチング電源回路においては、スタンバイ時には動作しない主電源回路と、スタンバイ時も含めて常にわずかな電力を供給するために動作する副電源回路を備え、主電源回路と副電源回路をともに交流電源に接続するように構成しているものがある。
- [0004] 特許文献1の従来例のスイッチング電源回路では、電力供給能力が大きい主電源回路では発生する高調波電流も大きくなるために少々回路構成が複雑になっても構わないので高調波電流抑制回路を備え、逆に電力供給能力が小さい副電源回路では発生する高調波電流が少ないので、高調波電流抑制回路を備えないようにしている。

特許文献1:特開2003-18842号公報

発明の開示

発明が解決しようとする課題

- [0005] ところで、テレビのような機器においては、さまざまな出力電圧の電源を必要とすることがあり、せっかく備えている副電源回路の出力をスタンバイ時のみに利用するのではなく、通常に動作している状態で別の用途にも使いたいという要望もある。実際、スタンバイ時に必要な電圧は、例えば簡単なデジタル回路を動作させるために必要な+5Vや+3.3Vであることが多いが、この+5Vや+3.3Vという電圧は他にもさまざまな用途がある。そのため、待機時の電力消費量ではなく通常の動作時の電力消費量に適合するように電源装置の設計を行う。この場合、副電源回路の電力供給能力にはかなりの余裕を持って設計されることになる。
- [0006] ただ、例えば特許文献1の従来例の場合は副電源回路が高調波電流抑制回路を備えていない。そのため、副電源回路の電力供給量が増えるということは高調波電流の発生量が増えるということを意味し、このままでは本末転倒となる。
- [0007] 本発明は上記の問題点を解決することを目的とするもので、高調波電流抑制回路と同等の回路を備えた主電源回路に加えて高調波電流抑制回路を備えない副電源回路を有し、かつ副電源回路からそれなりの電力供給を行いながらも全体として高調波電流の抑制を図り、同時に力率改善を図ることのできる電源装置を提供する。
- 課題を解決するための手段
- [0008] 上記目的を達成するために、本発明の電源装置においては、交流電源に接続された主電源回路および副電源回路を有し、前記主電源回路は入力電流制御回路を備え、該入力電流制御回路は、前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流において高調波電流が抑制されるように前記主電源回路の入力電流を制御することを特徴とする。
- [0009] あるいは、本発明の電源装置においては、交流電源に接続された主電源回路および副電源回路を有し、前記主電源回路は入力電流制御回路を備え、該入力電流制御回路は、前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流が前記入力電流制御回路の入力電圧に略比例するように前記主電源回路の入力電流を制御することを特徴とする。
- [0010] あるいはまた、本発明の電源装置においては、交流電源に接続された主電源回路および副電源回路を有し、前記主電源回路は入力電流制御回路を備え、該入力電

流制御回路は回路電流検知手段を備え、該回路電流検知手段には前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流が流れるように構成されており、前記入力電流制御回路は、前記回路電流検知手段に流れる電流において高調波電流が抑制されるように前記主電源回路の入力電流を制御することを特徴とする。

- [0011] あるいはまた、本発明の電源装置においては、交流電源に接続された主電源回路および副電源回路を有し、前記主電源回路は入力電流制御回路を備え、該入力電流制御回路は回路電流検知手段を備え、該回路電流検知手段には前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流が流れるように構成されており、前記入力電流制御回路は、前記回路電流検知手段に流れる電流が前記入力電流制御回路の入力電圧に略比例するように前記主電源回路の入力電流を制御することを特徴とする。
- [0012] そして、前記主電源回路は前記交流電源と前記入力電流制御回路の間に接続された第1の整流回路を備え、前記副電源回路は前記交流電源に接続された第2の整流回路と該第2の整流回路の出力に接続された平滑回路を備えてもよい。さらに、前記交流電源と前記第1の整流回路の間にスイッチを備えてもよい。
- [0013] あるいは、前記主電源回路は前記交流電源と前記入力電流制御回路の間に接続された第1の整流回路を備え、前記副電源回路は前記第1の整流回路の出力に接続された逆流防止用ダイオードと該逆流防止用ダイオードの出力に接続された平滑回路を備えてもよい。
- [0014] また、本発明の電源装置においては、前記入力電流制御回路がブーストコンバータであることを特徴とする。さらには、前記ブーストコンバータが、前記第1の整流回路の一方の出力端子に一端が接続されたインダクタンス素子と、該インダクタンス素子の他端と前記主電源回路の出力端子との間に接続されたダイオードと、前記インダクタンス素子の他端と前記第1の整流回路の他方の出力端子との間に接続されたスイッチ素子と、前記主電源回路の出力端子と前記第1の整流回路の他方の出力端子との間に接続された平滑コンデンサと、を備えることを特徴とする。
- [0015] あるいは、本発明の電源装置においては、前記入力電流制御回路がフライバックコ

ンバータであることを特徴とする。さらには、前記フライバックコンバータが、前記第1の整流回路の一方の出力端子に一次巻き線の一端が接続されたトランスと、前記一次巻き線の他端と前記第1の整流回路の他方の端子との間に接続されたスイッチ素子と、前記トランスの二次巻き線の一端と前記主電源回路の出力端子との間に接続されたダイオードと、前記主電源回路の出力端子と前記二次巻線の他端との間に接続された平滑コンデンサと、を備えることを特徴とする。

発明の効果

- [0016] 本発明の電源装置においては、一般的に高調波電流抑制回路あるいは力率改善回路と呼ばれる回路を備えた主電源回路の他に高調波電流抑制回路あるいは力率改善回路を備えない副電源回路を備え、しかも副電源回路から負荷電流をとっているにもかかわらず、主電源回路の入力電流と副電源回路の入力電流の合計の電流が入力電流制御回路の入力電圧に略比例するように主電源回路の入力電流を制御することによって、電源装置全体として入力電流を略正弦波状にして高調波電流の発生を抑制を図り、同時に力率改善を図ることができる。

図面の簡単な説明

- [0017] [図1]本発明の電源装置の一実施例の回路図である。
- [図2]図1の電源装置において主電源回路のみを備えると仮定した場合の各部の電圧、あるいは電流の概略の波形イメージを示す特性図である。
- [図3]図1の電源装置における各部の電圧、あるいは電流の概略の波形イメージを示す特性図である。
- [図4]本発明の電源装置の別の実施例の回路図である。
- [図5]本発明の電源装置のさらに別の実施例の回路図である。
- [図6]図5の電源装置における入力電圧と入力電流の関係を示す特性図である。
- [図7]従来の電源装置における入力電圧と入力電流の関係を示す特性図である。
- [図8]本発明の電源装置のさらに別の実施例の回路図である。
- [図9]本発明の電源装置のさらに別の実施例の回路図である。
- [図10]本発明の電源装置のさらに別の実施例の回路図である。

符号の説明

[0018] 10、20、30、40、50、60…電源装置

11、41、61…主電源回路

12、42、62…入力電流制御回路

13、63…制御回路

14、21、64…副電源回路

AC…交流電源

SW…スイッチ

D1…全波整流回路(第1の整流回路)

C1…ノイズ除去用のコンデンサ

L1…インダクタンス素子

D2…ダイオード

Q1…スイッチ素子

R1、R2…抵抗(回路電流検知手段)

C2…平滑用コンデンサ

D3、D4…ダイオード(第2の整流回路あるいは逆流防止用ダイオード)

C3…平滑用コンデンサ(平滑回路)

T1…トランス

N1…1次巻線

N2…2次巻線

発明を実施するための最良の形態

[0019] (実施例1)

図1に、本発明の電源装置の一実施例の回路図を示す。図1において、電源装置10は、主電源回路11と副電源回路14を備える。主電源回路11はスイッチSWを介して交流電源ACに接続されている。副電源回路14はスイッチSWを介さずに直接交流電源ACに接続されている。

[0020] なお、発明のポイントではないので記載は省略しているが、主電源回路11と副電源回路14の出力側には必要に応じてそれぞれ別のDC-DCコンバータなどの電源回路が接続され、所望の出力電圧が得られるように構成される。なお、この接続される

電源回路を含んで主電源回路、副電源回路と称してもよい。

- [0021] スイッチSWは主電源回路11そのものをオン、オフするためのもので、待機時にオフされることによって副電源回路にのみ電流が供給されるようになり、待機時の電力損失の低減を図ることができる。なお、この実施例においてはスイッチSWを備えるほうが望ましいが、スイッチSWの存在は本発明にとっては必須ではなく、スイッチSWを備えずに主電源回路11が交流電源ACに直接接続されていても構わない。
- [0022] まず、副電源回路14が存在しないものと仮定して、主電源回路11の構成と動作について説明する。主電源回路11は、第1の整流回路である全波整流回路D1、ノイズ除去用のコンデンサC1、入力電流制御回路12を備える。全波整流回路D1の一方の入力端子はスイッチSWを介して交流電源ACの一端に接続され、もう一方の入力端子は交流電源ACの他端に接続されている。全波整流回路D1の2つの出力端子は入力電流制御回路12に接続されている。入力電流制御回路12の出力は主電源回路11の出力となっている。そして、全波整流回路D1の2つの出力端子の間にはノイズ除去用のコンデンサC1が接続されている。コンデンサC1の容量は60Hzの交流電源の平滑に用いられるものに比べて十分に小さなものであり、実質的に交流電源周波数の変動に対する平滑の機能はない。
- [0023] 入力電流制御回路12は、一般的には高調波電流抑制回路あるいは力率改善回路と称されるものであり、インダクタンス素子L1、ダイオードD2、スイッチ素子Q1、抵抗R1、平滑用のコンデンサC2、および制御回路13から構成されている。入力電流制御回路12は基本的にはブーストコンバータ(昇圧チョップ回路)で、インダクタンス素子L1の一端が全波整流回路D1の一方の出力端子に接続され、他端がダイオードD2のアノードに接続されている。ダイオードD2のカソードは主電源回路11の1つの出力端子に接続されている。インダクタンス素子L1の他端、すなわちダイオードD2との接続点はスイッチ素子Q1の一端に接続されている。スイッチ素子Q1の他端は主電源回路11のもう1つの出力端子に接続されているとともに、抵抗R1を介して全波整流回路D1の他方の出力端子に接続されている。そして、ダイオードD2のカソードとスイッチ素子Q1の他端の間には平滑用のコンデンサC2が接続されている。
- [0024] 入力電流制御回路12において、スイッチ素子Q1は制御回路13によってオン、オ

フを制御される。制御回路13はインダクタンス素子L1の一端(a点)に接続されており、入力電圧を検知する。また、制御回路13は抵抗R1の両端(全波整流回路D1側からb点およびc点)に接続されており、抵抗R1の両端の電位を検知し、その差に基づいて抵抗R1を流れる電流の大きさを検知する。さらに、制御回路13はダイオードD2のカソード(d点)にも接続されていて、入力電流制御回路12の出力電圧を検出している。なお、このような制御回路13は、例えばテキサスインスツルメント社のUC1854やフェアチャイルド社のML4821のように高調波電流抑制用あるいは力率改善用としてIC化されているものも多く、一般的な制御回路である。

- [0025] このように構成された主電源回路11のみを備えると仮定した場合の電源装置10の動作を図2を参照して説明する。図2は電源装置10の各部の電圧、あるいは電流の概略の波形イメージを示すもので、実際の波形に比べて大幅に簡略化している。
- [0026] 主電源回路11において、交流電源の電圧が図2に V_{ac} で示すような正弦波だとすると、全波整流回路D1の出力には平滑用のコンデンサが接続されていないので、入力電流制御回路12には、全波整流回路D1で全波整流された図2に V_a で示すような電圧がほぼそのまま印加される。入力電流制御回路12においては、制御回路13が交流電源の周波数よりはるかに高い周波数でスイッチ素子Q1のスイッチングを行う。交流電源の周波数が50Hzや60Hzだとして、スイッチ素子Q1のスイッチングの周波数は例えば約60kHzとなる。これによって、インダクタンス素子L1にはスイッチングの都度、その一端の電圧に対応した電流が流れ、ダイオードD2のカソードには昇圧された電圧が出力され、平滑される。この場合、入力電流制御回路12の入力電流は、マクロ的には図2に I_a で示すような入力電圧 V_a に略比例した正弦波の絶対値状の電流になる。そのため、全波整流回路D1に流れ込む電流、すなわち主電源回路11の入力電流は図2に I_{ac} で示すような入力電圧に略比例した正弦波状の電流になる。その結果、高調波電流の発生が抑制され、同時に力率が改善される。
- [0027] なお、ミクロ的にはスイッチ素子Q1のスイッチング周期に対応した電流値の細かい上下変動がある。この電流値の上下変動はノイズ除去用のコンデンサC1によって多少は平滑されるが、完全にはなくなる。
- [0028] ここで、制御回路13の動作についてもう少し詳しく説明する。制御回路13は約60k

Hzの発振回路を内蔵しており、スイッチ素子Q1はこの発振回路の出力する信号に同期してターンオンするように構成されている。

- [0029] まず、スイッチ素子Q1がオン状態にあるものとする。このとき、インダクタンス素子L1とスイッチ素子Q1を電流が流れ、時間とともに増加する。制御回路13は、入力電流制御回路12の入力電圧、および抵抗R1を流れる電流を検知している。この場合の抵抗R1を流れる電流はインダクタンス素子L1を流れる電流と等しく、インダクタンス素子L1を流れる電流は主電源回路11の入力電流なので、制御回路13は主電源回路11の入力電流を検知していることになる。したがって、抵抗R1が本発明における回路電流検知手段となっている。
- [0030] 抵抗R1を流れる電流はインダクタンス素子L1を流れる電流と等しいため、スイッチ素子Q1がオンの間はインダクタンス素子L1を流れる電流と同様に増加する。抵抗R1を流れる電流がその時点での入力電圧に略比例した値(以降、これを電流の設定値と呼ぶ)に達すると制御回路13はスイッチ素子Q1をオフする。
- [0031] 電流の設定値は入力電圧に比例した値であるため、交流電源の電圧の位相の関係で、例えば入力電圧が低い時点では電流の設定値は低くなり、逆に入力電圧が高い時点では電流の設定値も高くなる。また、この設定値は主電源回路11の出力電流に依存して上下する。すなわち、出力電流が小さいとき(主電源回路の負荷が軽いとき)には設定値は低くなり、逆に出力電流の平均値大きいとき(主電源回路の負荷が重いとき)にはそれに対応して設定値は高くなる。この制御は制御回路13が入力電流制御回路12の出力電圧を検知し、これを一定に保つように電流の設定値を上下させることによって実現される。
- [0032] スwitch素子Q1がオフするとインダクタンス素子L1を流れる電流が減少し、それにあわせて抵抗R1を流れる電流も減少する。インダクタンス素子L1を流れる電流はそのままだと最終的にはゼロになるが、スイッチ素子Q1は一定周期でターンオンするように構成されているため、実際にはゼロになる前に制御回路13によってスイッチ素子Q1がターンオンする。スイッチ素子Q1をオンすると再びインダクタンス素子L1および抵抗R1に電流が流れ始め、上述の動作が繰り返される。
- [0033] なお、上記の説明ではインダクタンス素子L1を流れる電流がゼロにはならない電流

連続型を前提としているが、インダクタンス素子L1を流れる電流が一旦ゼロになり、それをトリガとしてスイッチ素子がターンオンして再び電流が流れ始める電流臨界型や、電流がゼロになった後も電流がゼロの期間がしばらく続いてからスイッチ素子がターンオンして再び電流が流れ始める電流不連続型であっても構わないもので、高調波電流抑制および力率改善に関する実質的な動作に違いはない。また、主電源回路11の負荷の状態によってはこれらのモードが切り替わることもあり得る。

[0034] このように制御回路13でスイッチ素子Q1のスイッチングを行うことによって、入力電流制御回路12への入力電流は入力電圧にほぼ比例する。入力電流制御回路12への入力電流はすなわち全波整流回路D1に輸入される交流電源からの電流なので、これによって高調波電流の発生が抑制される。また、力率が改善される。

[0035] 次に、副電源回路14を備えた場合の電源装置10について説明する。副電源装置14は、半波整流型の第2の整流回路であるダイオードD3と平滑回路であるコンデンサC3を備える。ダイオードD3のアノードは交流電源ACの一端に接続されており、カソードは副電源回路14の1つの出力端子に接続されている。平滑用のコンデンサC3の一端はダイオードD3のカソードに接続され、他端は副電源回路14のもう1つの出力端子に接続されている。コンデンサC3の他端は、従来技術であれば交流電源ACの他端にも接続されるが、本発明においては主電源回路11のスイッチ素子Q1の他端に接続されている。言い換えれば、コンデンサC3の他端は主電源回路11の抵抗R1と全波整流回路D1を介して交流電源ACの他端に接続されていることになる。

[0036] なお、副電源回路14においては、上記のような接続にすることによって第2の整流回路であるダイオードD3だけでなく主電源回路11の全波整流回路D1の一部も副電源回路14の整流回路として機能することになる。

[0037] このように構成された副電源回路14を含む電源装置10の動作を図3を参照して説明する。図3も図2と同様に電源装置10の各部の電圧、あるいは電流の概略の波形イメージを示すもので、実際の波形に比べて大幅に簡略化している。また、図3においてVacおよびVaで示す電圧波形は図2の場合と同じであるために説明は省略する。

- [0038] 副電源回路14は、半波整流型の第2の整流回路と平滑回路を備えており、高調波電流抑制回路に相当する回路は備えていない。そのため、交流電源ACから副電源回路14に流れ込む電流は、交流周波数の1周期のうちのどちらかの半周期であって、しかも交流電圧の振幅が大きいときに限られ、流れる電流は図3に I_{d3} で示すようなパルス状になる。パルスの高さは副電源回路14の出力電流が大きいほど高くなる。
- [0039] しかしながら、副電源回路14から交流電源AC側に戻る電流は、入力電流制御回路12の抵抗 $R1$ を介して流れる。すなわち、抵抗 $R1$ には、交流電源ACから主電源回路11に流れ込む入力電流と副電源回路14に流れ込む入力電流を合計した電流が流れる。そして、入力電流制御回路12は、この合計の電流が入力電圧 V_a に略比例した値になるようにスイッチ素子 $Q1$ のスイッチングを行う。そのため、交流電源ACから主電源回路11に流れ込む電流と副電源回路14に流れ込む電流 I_{d3} の合計が入力電流制御回路12への入力電圧 V_a に略比例するようになり、高調波電流の発生が抑制され、同時に力率が改善される。
- [0040] 具体的には、まず交流電源ACから副電源回路14に流れ込む電流が存在しない期間には副電源回路14が存在しないときとほぼ同じ波形になる。すなわち、入力電流制御回路12が主電源回路11のみのための高調波電流抑制回路として機能する。
- [0041] そして、交流電源ACから副電源回路14に流れ込む電流が存在する期間には、図3に I_a で示す波形のように、結果的にそのときだけ交流電源ACから主電源回路11に流れ込む電流が減少するように入力電流制御回路12が動作する。この場合、入力電流制御回路12は主電源回路11のみのための高調波電流抑制回路としては機能しないことになる。そして、これによって主電源回路11の入力電流と副電源回路14の入力電流の合計の電流が入力電圧 V_a に略比例した正弦波の絶対値状の電流になる。そのため、交流電源ACから電源装置10に流れ込む電流は図3に I_{ac} で示すような入力電圧に略比例した正弦波状の電流になる。その結果、高調波電流の発生が抑制され、同時に力率が改善される。
- [0042] なお、図3に I_a で示す波形のように、主電源回路11の入力電流が一時的とは言え単純に減少するだけだと主電源回路11の出力電流が減少することになる。しかしな

がら、現実には入力電流制御回路12においてスイッチ素子Q1をオフさせる条件となる入力電圧に比例した電流値(設定値)そのものが全体に上昇し、副電源回路14への入力電流がない期間の主電源回路11の入力電流が増加し、交流電源の1周期全体として主電源回路11に流れ込む電流の総和に変化はなくなるため、主電源回路11の出力電流が不足するようなことはない。

[0043] (実施例2)

図4に、本発明の電源装置の別の実施例の回路図を示す。図4において、図1と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

[0044] 図4に示した電源装置20においては、ダイオードD3のカソードと交流電源ACの他端との間に、ダイオードD3とカソード同士が接続されるようにしてダイオードD4が設けられている。ダイオードD3とダイオードD4によって全波整流型の第2の整流回路が構成されており、この第2の整流回路と平滑回路であるコンデンサC3によって副電源回路21が構成されている。なお、副電源回路21が備える第2の整流回路が全波整流型になっている点以外は図1に示した電源装置10との違いはない。

[0045] このように構成された電源装置20においては、交流電源周波数の1周期のうちの2つの半周期の両方で入力電圧の振幅が大きいときにのみ副電源回路21に電流が流れ込む。そして、電源装置10の場合と全く同じように交流電源ACから主電源回路11に流れ込む電流と副電源回路21に流れ込む電流の合計の値が入力電流制御回路12への入力電圧に略比例するようになる。そのため、電源装置20には全体として交流電源ACの電圧に比例した入力電流が流れ込むことになり、高調波電流の発生が抑制され、同時に力率が改善される。

[0046] (実施例3)

図5に、本発明の電源装置のさらに別の実施例の回路図を示す。図5において、図1と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

[0047] 図5に示した電源装置30においては、主電源回路11をスイッチを介さずに直接交流電源ACに接続している。さらに、副電源回路14のダイオードD3のアノードを全波整流回路D1の一方の出力端子に接続している。すなわち、副電源回路14では全波整流回路D1で全波整流されたあとの脈流の電圧をダイオードD3を通した後で、コン

デンサC3で平滑することによって出力を得ている。副電源回路14の回路構成は図1に示した電源装置10におけるそれと同じであるが、ダイオードD3は整流用ではなく、コンデンサC3に充電された電圧によって全波整流回路D1に向かって逆方向の電流が流れるのを阻止するための逆流防止用ダイオードとして機能する。

[0048] このように構成された電源装置30においては、交流電源周波数の1周期のうちの2つの半周期の両方で入力電圧の振幅が大きいときにのみ副電源回路14に電流が流れ込むが、電源装置10や20の場合と全く同じように交流電源ACから主電源回路11に流れ込む入力電流と副電源回路14に流れ込む入力電流の合計の電流が入力電流制御回路12への入力電圧に略比例するようになる。そのため、電源装置30には交流電源ACの電圧に略比例した入力電流が流れ込むことになり、高調波電流の発生が抑制され、同時に力率が改善される。

[0049] 図6に、電源装置30において実際に測定した入力電圧と入力電流の関係を、主電源回路11の負荷が重いとき(a)と軽いとき(b)に分けて示す。主電源回路の負荷が重いということは負荷電流が大きいということで、従来の回路であれば全入力電流に占める副電源回路の入力電流の比率が小さくて高調波電流が発生しにくいことを意味する。逆に主電源回路の負荷が軽いということは負荷電流が小さいということで、全入力電流に占める副電源回路の入力電流の比率が大きくて相対的に高調波電流が発生しやすいことを意味する。なお、比較のために図7に、副電源回路31の平滑用のコンデンサC3の他端を全波整流回路D1の他方の出力端子に接続したものについても入力電圧と入力電流の関係を、主電源回路11の負荷が重いとき(a)と軽いとき(b)に分けて示す。この回路は基本的に副電源回路を直接交流電源に接続し、その整流回路を全波整流型にしたものと同じになり、従来の回路と同じ動作になるとみなすことができる。

[0050] まず従来の回路では、主電源回路の負荷が重いと図7(a)に示すようにスイッチング電源回路の入力電流は入力電圧の正弦波に対応した電流波形になる。電流波形の頂点に突き出た部分は副電源回路の入力電流によるものである。なお、スイッチ素子のスイッチング周波数が交流電源の周波数の約1000倍であり、しかもノイズ除去用のコンデンサによってスイッチング周波数の成分についてはある程度平滑されるた

め、電流波形の細かな上下振動はかなり抑圧されていて、図示された波形としてはほとんど見えなくなっている。

- [0051] そして、主電源回路の負荷が軽くなって相対的に副電源回路の入力電流が増えると、図7(b)に示すように、主電源回路の入力電流が減少した結果として副電源回路の入力電流に起因する電流波形の頂点の突き出しが強調される。この場合、主電源回路の負荷が重い場合に比べて高調波電流が増え、また力率が悪化していることがわかる。
- [0052] 一方、電源装置30の場合には、主電源回路の負荷が重いと図6(a)に示すようにスイッチング電源回路の入力電流は入力電圧の正弦波に対応した電流波形になる。電流波形の頂点に突き出た部分は副電源回路の入力電流によるものだが、図6(a)と比較してわかるように、副電源回路の入力電流に起因する電流波形の頂点の突き出しが小さい。すなわち、主電源回路の負荷が重い状態でも高調波電流を抑圧し、力率を改善する効果があることがわかる。
- [0053] そして、主電源回路の負荷が軽くなって相対的に副電源回路の入力電流が増えると、図6(b)に示すように、主電源回路の入力電流が減少した結果として副電源回路の入力電流に起因する電流波形の頂点の突き出しが強調される。しかしながら、図7(b)と比較してわかるように、電流波形の頂点の突き出しが小さい。すなわち、主電源回路の負荷が軽い状態でも高調波電流を抑圧し、力率を改善する効果があることがわかる。
- [0054] このように、電源装置30においては、従来の回路に比べて高調波電流の発生を抑制でき、同時に力率を改善できることがわかる。
- [0055] なお、図4に示した電源装置20においては、副電源回路の第2の整流回路が全波整流型になる点で電源装置30と同じであるため、図示は省略するが実際の実験でも同様の結果が得られる。
- [0056] 一方、図1に示した電源装置10においては、副電源回路の第2の整流回路が半波整流型となっている。電源装置30とは異なって交流電源の半周期ごとに副電源回路の入力電流が発生する。そのため、これも図示は省略するが交流電源の半周期については電源装置30と同様の波形になり、残りの半周期については副電源回路が実

質的に存在しないので、電流波形は電圧波形にほぼ比例した正弦波状になる。

[0057] (実施例4)

図8に、本発明の電源装置のさらに別の実施例の回路図を示す。図8において、図1と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

[0058] 図8に示した電源装置40においては、電源装置10におけるインダクタンス素子L1に代えてトランスT1を備えており、その1次巻線N1が電源装置10においてインダクタンス素子L1があつた位置に配置されている。そして、電源装置10におけるダイオードD2と平滑用のコンデンサC2はトランスT1の2次巻線N2に接続されており、2次側の整流平滑回路を形成している。この場合もトランスT1、スイッチ素子Q1、抵抗R1、ダイオードD2、平滑用のコンデンサC2、および制御回路13で入力電流制御回路42が構成される。この入力電流制御回路42は、基本的には1次巻線N1に電流が流れるときにトランスT1にエネルギーを蓄え、1次巻線に電流が流れないときに2次巻線に電流が流れて蓄えられたエネルギーを取り出すフライバックコンバータである。そして、それに第1の整流回路である全波整流回路D1とノイズ除去用のコンデンサC1を加えることによって主電源回路41が構成される。

[0059] なお、制御回路13はダイオードD2のカソードである点dとも接続されていて出力電圧の検出を行っている。但し、両者はトランスT1の1次側と2次側であるために、実際には何らかの形で絶縁をとった上で接続されることになる。

[0060] これ以外の点は電源装置10と同じであり、副電源回路14の構成も、コンデンサC3の他端がスイッチ素子Q1の他端に接続されることによって、コンデンサC3の他端が主電源回路41の抵抗R1と全波整流回路D1を介して交流電源ACの他端に接続されていることになる。

[0061] このように構成された電源装置40においては、入力電流制御回路42がフライバックコンバータとして構成されている点以外は電源装置10と同じである。すなわち、仮に副電源回路14がない場合には入力電流制御回路42が主電源回路41の高調波電流抑制回路として機能し、交流電源からの入力電流を略正弦波状にして高調波電流の発生が抑制される。また、副電源回路14が存在して副電源回路14に流れ込む電流がある場合には、交流電源から主電源回路41のために流れ込む電流と副電

源回路14のために流れ込む電流の合計が略正弦波状になるように主電源回路41の入力電流が制御される。その結果、高調波電流の発生が抑制され、同時に力率が改善される。

[0062] (実施例5)

図9に、本発明の電源装置のさらに別の実施例の回路図を示す。図9において、図8と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

[0063] 図9に示した電源装置50においては、主電源回路41をスイッチを介さずに直接交流電源ACに接続している。さらに、副電源回路14のダイオードD3のアノードを全波整流回路D1の一方の出力端子に接続している。すなわち、全波整流回路D1で全波整流されたあとの交流電源電圧をダイオードD3からなる第2の整流回路で整流し、コンデンサC3で平滑することによって副電源回路14を構成している。

[0064] このように構成された電源装置50においても、交流電源周波数の1周期のうちの2つの半周期の両方で入力電圧の振幅が大きいときにのみ副電源回路14に電流が流れ込むが、電源装置40の場合と全く同じように交流電源ACから主電源回路41に流れ込む電流と副電源回路14に流れ込む電流の合計の電流が入力電流制御回路42への入力電圧に略比例するようになる。そのため、電源装置50には交流電源ACの電圧に略比例した電流が流れ込むことになり、高調波電流の発生が抑制され、同時に力率が改善される。

[0065] (実施例6)

図10に、本発明の電源装置のさらに別の実施例の回路図を示す。図10において、図1と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

[0066] 図10に示した電源装置60においては、主電源回路61に含まれる入力電流制御回路62において、電源装置10における制御回路13に代えて制御回路63を備えている。制御回路63は制御回路13の構成に加えて2つの入力端子が増設されている。この点以外は電源装置10の主電源回路11と同じである。

[0067] また、電源装置60においては、副電源回路64を交流電源ACに直接接続している。そして、副電源回路64はダイオードD3からなる第2の整流回路と平滑用のコンデンサC3の他に抵抗R2を備えている。抵抗R2はコンデンサC3の他端と交流電源AC

の他端との間に設けられている。そのため、抵抗R2にはダイオードD3を流れる電流と同じ電流、すなわち副電源回路64の入力電流が流れ、その両端(点eおよび点f)には流れる電流に対応した電圧が得られる。そして、この両端の電圧がそれぞれ制御回路63の増設された2つの入力端子に接続されている。

[0068] 上述のように、制御回路63には抵抗R2の両端の電圧が入力されている。そのため、制御回路63は交流電源ACから副電源回路64への入力電流の大きさを検知することができる。そして、制御回路63は抵抗R1に流れる電流だけでなく抵抗R2に流れる電流も検知し、両者の合計に基づいてスイッチ素子Q1のスイッチングを制御するように構成されている。そのため、結果的に電源装置10における制御回路13と同じ制御が行われることになる。

[0069] このように、本発明においては何らかの方法で副電源回路に流れる電流を検知し、それと主電源回路に流れる電流の合計値に基づいて主電源回路の電流の制御を行うことができれば高調波電流抑制および力率改善の目的は達成できる。

なお、上記の各実施例においては回路電流検知手段として抵抗を利用しているが、例えばカレントコイルのような別の手段であっても構わないものである。

請求の範囲

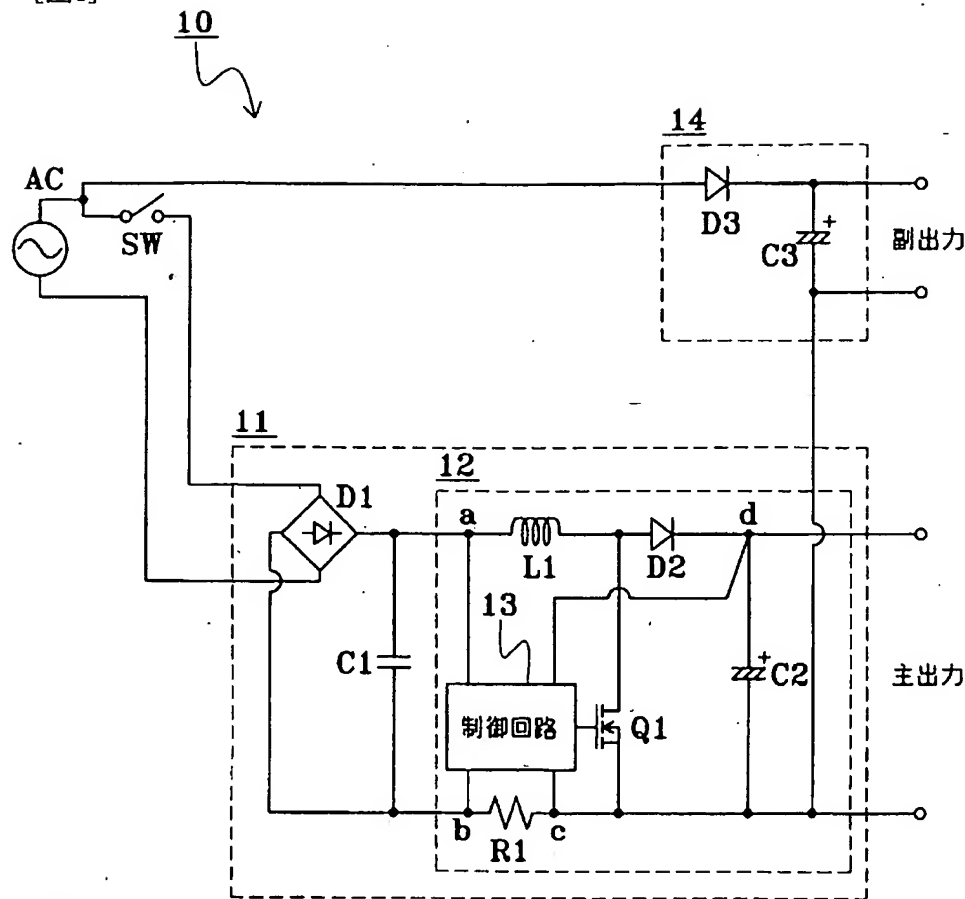
- [1] 交流電源に接続された主電源回路および副電源回路を有し、
前記主電源回路は入力電流制御回路を備え、
該入力電流制御回路は、前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流において高調波電流が抑制されるように前記主電源回路の入力電流を制御することを特徴とする電源装置。
- [2] 交流電源に接続された主電源回路および副電源回路を有し、
前記主電源回路は入力電流制御回路を備え、
該入力電流制御回路は、前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流が前記入力電流制御回路の入力電圧に略比例するように前記主電源回路の入力電流を制御することを特徴とする電源装置。
- [3] 交流電源に接続された主電源回路および副電源回路を有し、
前記主電源回路は入力電流制御回路を備え、
該入力電流制御回路は回路電流検知手段を備え、該回路電流検知手段には前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流が流れるように構成されており、
前記入力電流制御回路は、前記回路電流検知手段に流れる電流において高調波電流が抑制されるように前記主電源回路の入力電流を制御することを特徴とする電源装置。
- [4] 交流電源に接続された主電源回路および副電源回路を有し、
前記主電源回路は入力電流制御回路を備え、
該入力電流制御回路は回路電流検知手段を備え、該回路電流検知手段には前記主電源回路の入力電流と前記副電源回路の入力電流の合計の電流が流れるように構成されており、
前記入力電流制御回路は、前記回路電流検知手段に流れる電流が前記入力電流制御回路の入力電圧に略比例するように前記主電源回路の入力電流を制御することを特徴とする電源装置。
- [5] 前記主電源回路は前記交流電源と前記入力電流制御回路の間に接続された第1

の整流回路を備え、

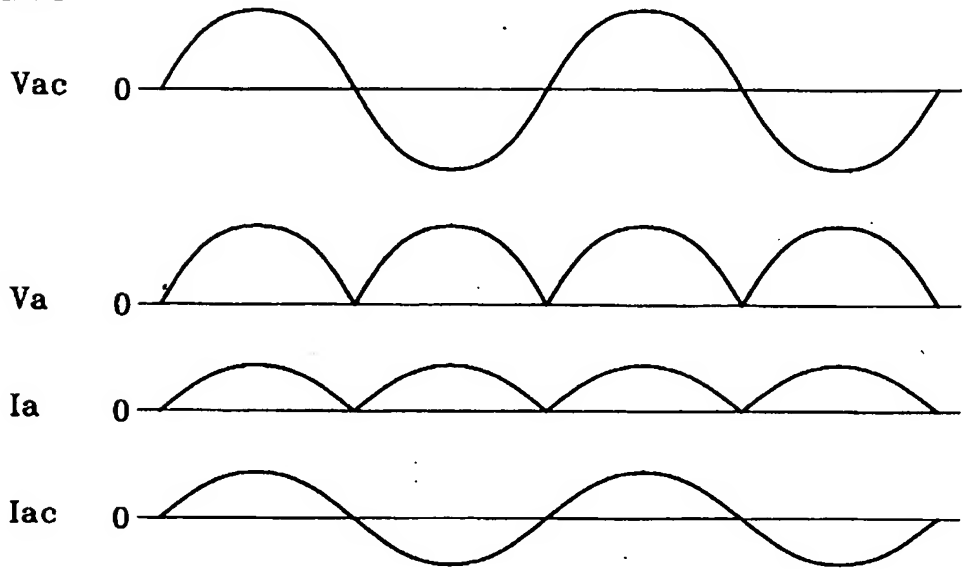
前記副電源回路は前記交流電源に接続された第2の整流回路と該第2の整流回路の出力に接続された平滑回路を備えることを特徴とする、請求項3または4に記載の電源装置。

- [6] 前記交流電源と前記第1の整流回路の間にスイッチを備えたことを特徴とする、請求項5に記載の電源装置。
- [7] 前記主電源回路は前記交流電源と前記入力電流制御回路の間に接続された第1の整流回路を備え、
前記副電源回路は前記第1の整流回路の出力に接続された逆流防止用ダイオードと該逆流防止用ダイオードの出力に接続された平滑回路を備えることを特徴とする、請求項3または4に記載の電源装置。
- [8] 前記入力電流制御回路がブーストコンバータであることを特徴とする、請求項3ないし7のいずれかに記載の電源装置。
- [9] 前記ブーストコンバータが、前記第1の整流回路の一方の出力端子に一端が接続されたインダクタンス素子と、該インダクタンス素子の他端と前記主電源回路の出力端子との間に接続されたダイオードと、前記インダクタンス素子の他端と前記第1の整流回路の他方の出力端子との間に接続されたスイッチ素子と、前記主電源回路の出力端子と前記第1の整流回路の他方の出力端子との間に接続された平滑コンデンサと、を備えることを特徴とする、請求項8に記載の電源装置。
- [10] 前記入力電流制御回路がフライバックコンバータであることを特徴とする、請求項3ないし7のいずれかに記載の電源装置。
- [11] 前記フライバックコンバータが、前記第1の整流回路の一方の出力端子に一次巻き線の一端が接続されたトランスと、前記一次巻き線の他端と前記第1の整流回路の他方の端子との間に接続されたスイッチ素子と、前記トランスの二次巻き線の一端と前記主電源回路の出力端子との間に接続されたダイオードと、前記主電源回路の出力端子と前記二次巻線の他端との間に接続された平滑コンデンサと、を備えることを特徴とする、請求項10に記載の電源装置。

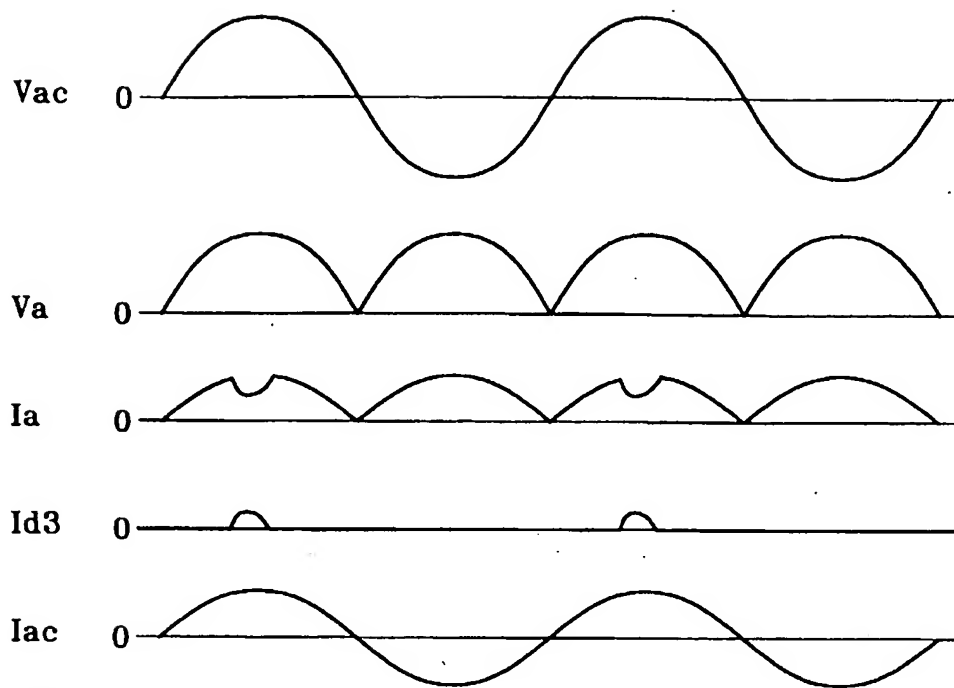
[図1]



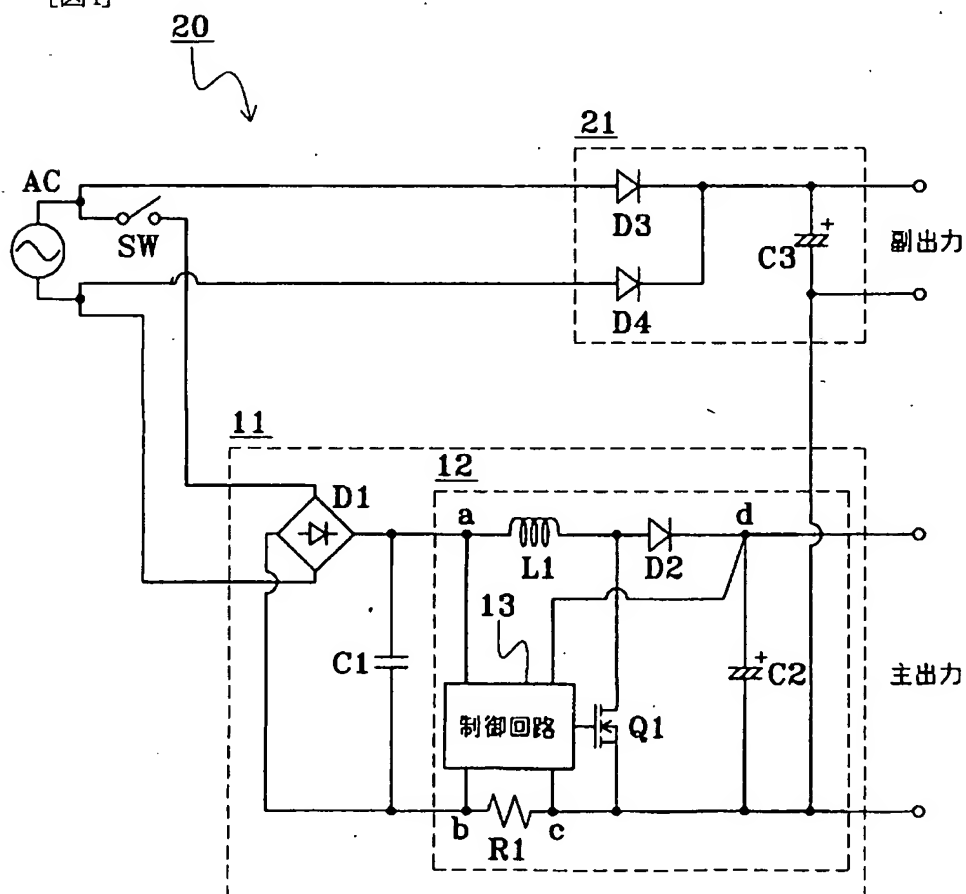
[図2]



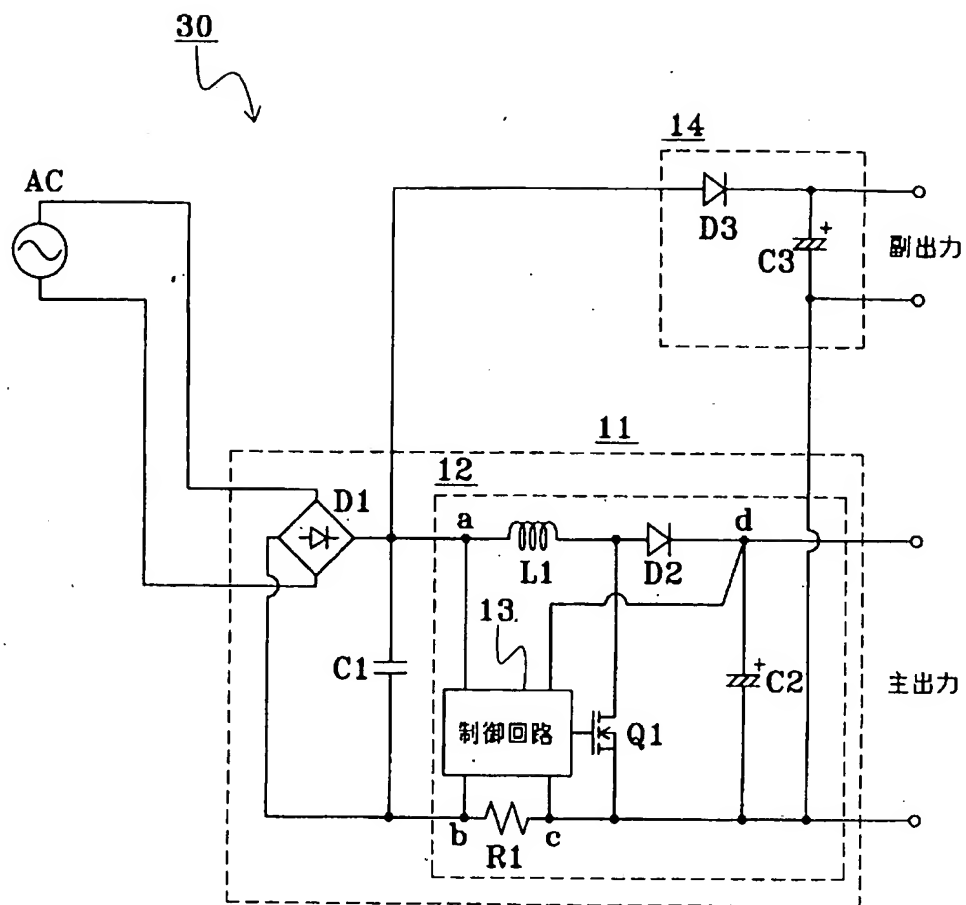
[図3]



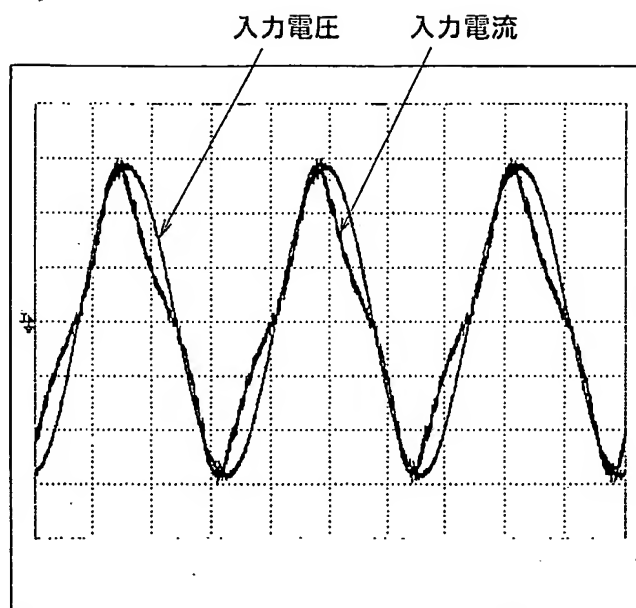
[図4]



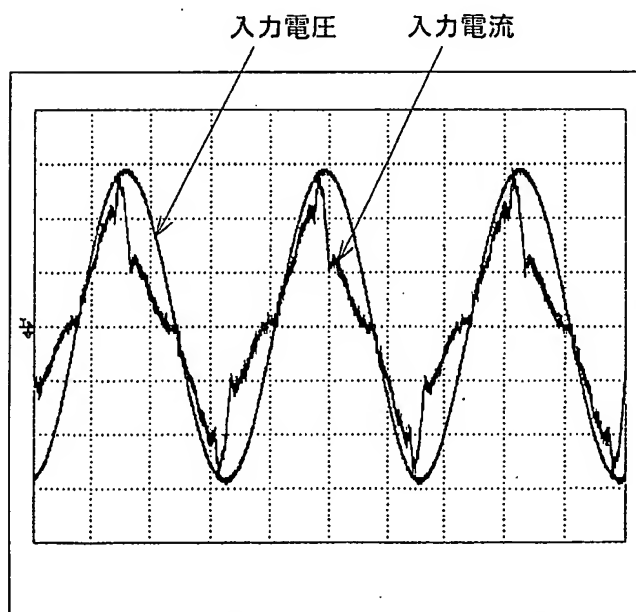
[図5]



[図6]

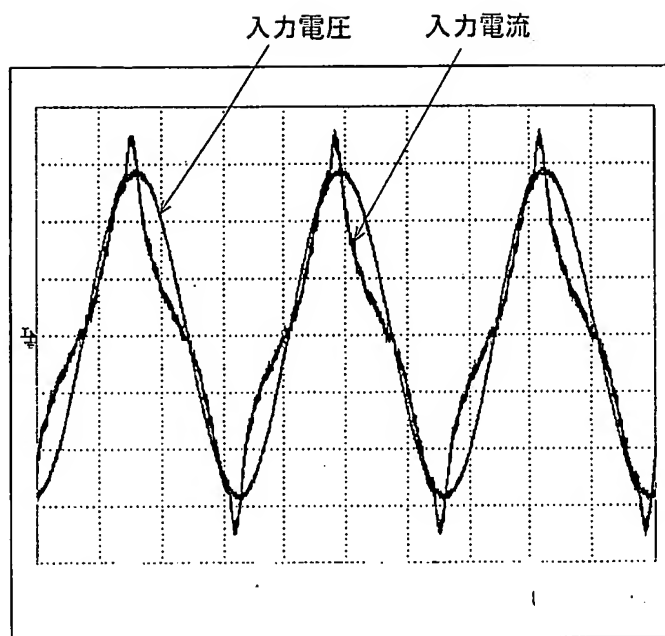


(a)

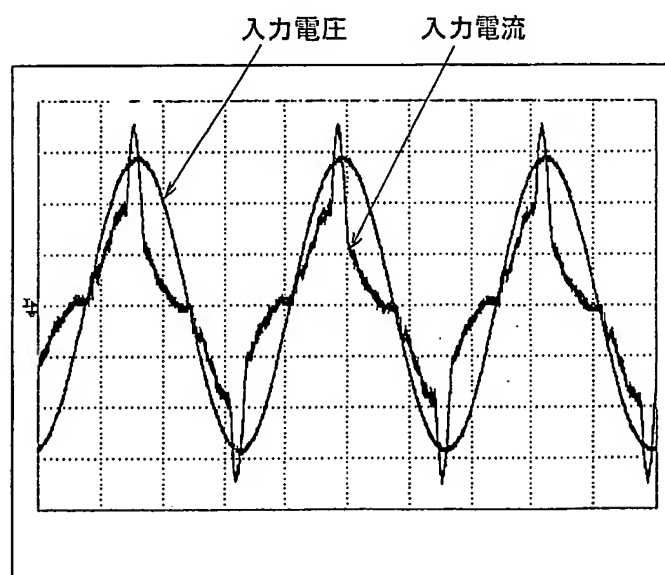


(b)

[図7]



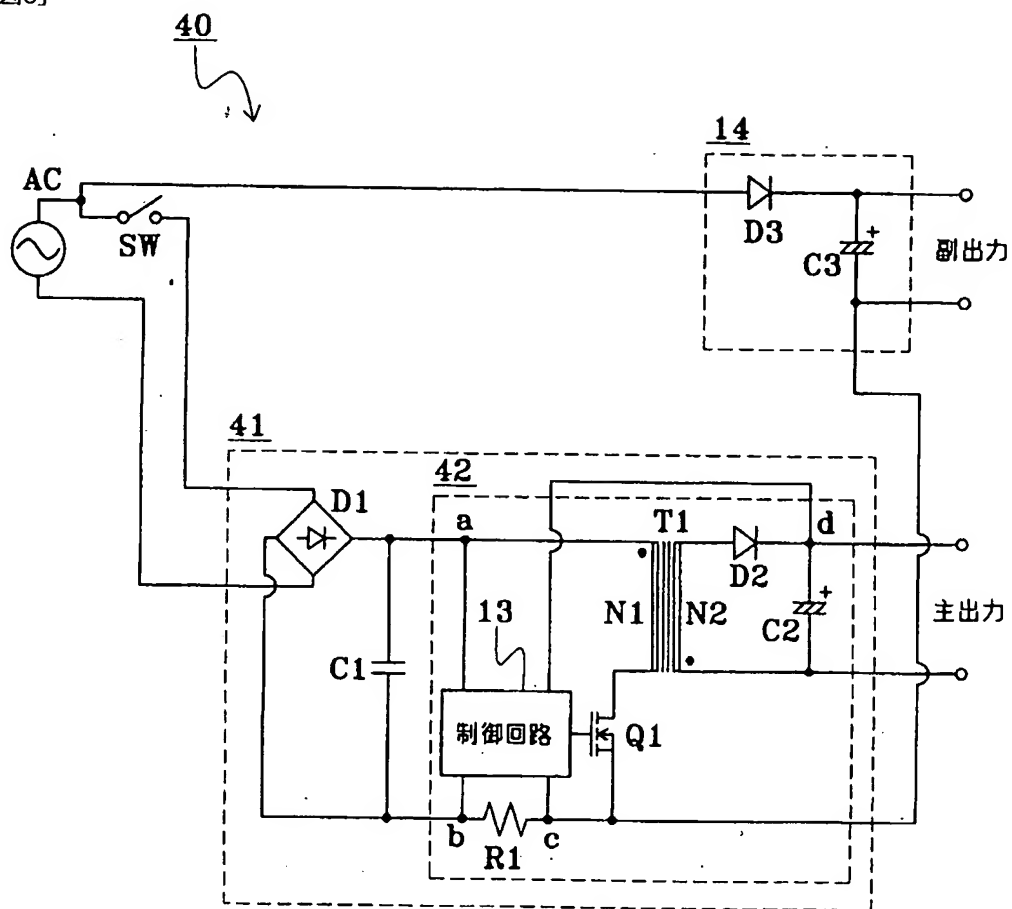
(a)



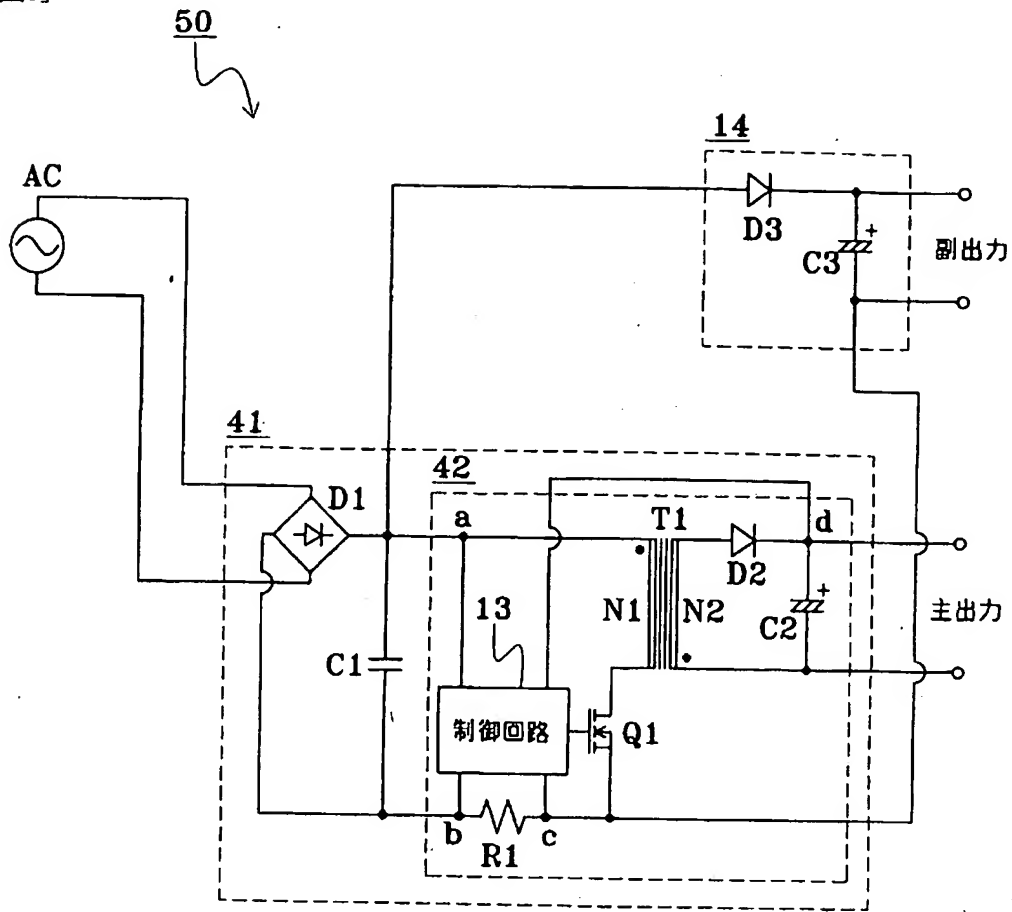
(b)

差替え用紙 (規則26)

[図8]



[図9]



[図10]

